

DERWENT-ACC-NO: 2000-081307
DERWENT-WEEK: 200007
COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Electric power transistor, e.g. bipolar transistor, gallium-arsenide FET, used in microwave-band amplifier

PATENT-ASSIGNEE: TOSHIBA KK[TOKE]

PRIORITY-DATA: 1998JP-0127305 (May 11, 1998)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	
MAIN-IPC				
JP 11330085 A	November 30, 1999	N/A	006	H01L
021/331				

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
JP 11330085A	N/A	1998JP-0127305	May 11, 1998

INT-CL (IPC): H01L021/331; H01L021/338 ; H01L029/417 ; H01L029/73 ;
H01L029/812

ABSTRACTED-PUB-NO: JP 11330085A

BASIC-ABSTRACT: NOVELTY - The transistor has emitter electrodes (11) and base electrodes (12) formed on a substrate (10). Bus line electrodes (13) connect the formed electrodes. Pad electrodes (14) are formed along and protruding from the bus line electrodes. An effective-wave electrical length, a , is set as the distance between the centers of adjacent pad electrodes in λg , where $a/\lambda g$ is below 0.007.

DETAILED DESCRIPTION - The parameter a and λg are expressed in millimeters.

USE - Used in microwave-band amplifier.

ADVANTAGE - Ensures excellent power resistant property since bus line electrodes and pad electrodes are used pattern components.

DESCRIPTION OF DRAWING(S) - The figure shows the top view explaining the electric power transistor.

Substrate 10

Emitter electrodes 11

Base electrodes 12

Bus line electrodes 13

Pad electrodes 14

CHOSEN-DRAWING: Dwg.1/5

TITLE-TERMS:

ELECTRIC POWER TRANSISTOR BIPOLAR TRANSISTOR GALLIUM ARSENIDE FET MICROWAVE
BAND AMPLIFY

DERWENT-CLASS: U12 U14

EPI-CODES: U12-D01A; U12-D02A9; U12-E01A1; U12-E02; U14-H03C2A;

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N2000-064570

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-330085

(43) 公開日 平成11年(1999)11月30日

(51) IntCl⁶

識別記号

F I

H 0 1 L 21/331
29/73
29/417
21/338
29/812

H 0 1 L 29/72
29/50
29/80

B
L

審査請求 未請求 請求項の数3 O L (全 6 頁)

(21) 出願番号 特願平10-127305

(22) 出願日 平成10年(1998)5月11日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 小滝 義勝

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝小向工場内

(72) 発明者 黒田 正廣

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝小向工場内

(74) 代理人 弁理士 大胡 典夫 (外1名)

(54) 【発明の名称】 電力半導体装置

(57) 【要約】

【課題】 耐電力性に優れたマイクロ波用電力半導体装置を提供する。

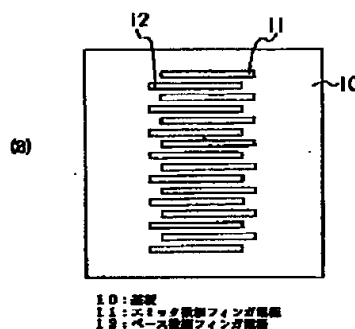
【解決手段】 フィンガ電極11、12をつなぐバスライン電極13とこのバスライン電極13の一部に突出したパッド電極14を有する配線パターンに関して、少なくともすべてのバスライン電極の両端にパッド電極を有し、パッド電極中心間距離を a (mm)、1波長実効電気長 λ_g (mm) に対して、

$$a/\lambda_g < 0.007$$

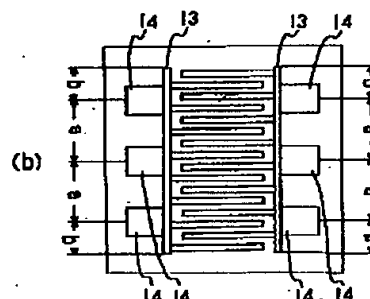
を満足するように a を選ぶ。その両端にパッド電極を有しないバスライン13の両端から両端に最近接のパッド電極14中心までの距離を b (mm)、パッド電極14中心間距離を a (mm)、1波長実効電気長 λ_g (mm) としたとき、

$$a/\lambda_g < 0.007, b/\lambda_g < 0.0035$$

を満足するように a 、 b を選ぶ。



10: 基板
11: フィンガ電極
12: フィンガ電極
13: バスライン電極



【特許請求の範囲】

【請求項1】 一つの電極を構成する複数のフィンガ電極と、この複数のフィンガ電極を共通に接続するバスライン電極と、このバスライン電極から突出するように少なくとも前記バスライン電極の両端に設けられ、かつ、前記バスライン電極に沿って形成された複数のパッド電極とを有し、隣合う前記パッド電極の中心間の距離を a (mm)、1波長実効電気長を λ_g (mm)とした場合に、

$$a/\lambda_g < 0.007$$

の関係があることを特徴とする電力半導体装置。

【請求項2】 一つの電極を構成する複数のフィンガ電極と、この複数のフィンガ電極を共通に接続するバスライン電極と、このバスライン電極から突出するように少なくとも前記バスライン電極の両端から距離を置いて設けられ、かつ、前記バスライン電極に沿って形成された複数のパッド電極とを有し、前記バスライン電極の両端から両端に最近接のパッド電極中心までの距離を b (mm)、隣合う前記パッド電極の中心間の距離を a (mm)、1波長実効電気長を λ_g (mm)とした場合に、

$$a/\lambda_g < 0.007, b/\lambda_g < 0.0035$$

の関係があることを特徴とする電力半導体装置。

【請求項3】 補助パッド電極を具備し、前記パッド電極からの配線を前記補助パッド電極を介して配線することを特徴とする請求項1又は請求項2記載の電力半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、マイクロ波増幅器などで多用されているバイポーラトランジスタやGaAs FETなどのマイクロ波用電力半導体装置に関する。

【0002】

【従来の技術】バイポーラトランジスタやGaAs FETは、マイクロ波帯での電力増幅素子として多用され、通信関係のキークデバイスとして重要な役目を果たしている。従来のマイクロ波用電力半導体装置について、電力バイポーラトランジスタを例にとりて図5を用いて説明する。

【0003】符号50はSi高キャリア濃度基板で、Si高キャリア濃度基板50上に、n型キャリア濃度 $5 \times 10^{15} \text{ cm}^{-3}$ のコレクタ領域、p型キャリア濃度 $3 \times 10^{18} \text{ cm}^{-3}$ のベース領域およびn型キャリア濃度 $3 \times 10^{20} \text{ cm}^{-3}$ のエミッタ領域をそれぞれ形成した後、エミッタの微細フィンガ電極51とベースの微細フィンガ電極52を形成する。

【0004】その後、図5(b)で示すように、エミッタの微細フィンガ電極51およびベースの微細フィンガ電極52をそれぞれ共通に接続するバスライン電極53と、ベースおよびエミッタのパッド電極54を形成す

る。例えば、各パッド電極54中心間距離 $a = 0.528 \text{ mm}$ で、ベース用のバスライン電極54端から最近接のベースパッド電極中心までの距離 $b = 0.264 \text{ mm}$ 、エミッタ用のバスライン電極端から最近接のエミッタパッド電極中心までの距離 $b = 0.264 \text{ mm}$ とする。

【0005】次に、 SiO_2 の保護膜(図示せず)を形成した後、エミッタ、ベースの各ワイヤボンディング開口をパッド電極54の位置に形成して電力バイポーラトランジスタの基本構造が完成する。

【0006】

【発明が解決しようとする課題】上記バイポーラトランジスタにおいて、高周波過入力や過負荷動作時にバスライン電極端に相当するアクティブエリア端が特に降伏(ブレイクダウン)しやすい問題があった。つまり、アクティブエリア端が他の部分に比べて耐電力性が低下していることである。

【0007】このブレイクダウンエリアは、DCバイアス時の局所ブレイクダウンエリアとの対応はなく、高周波動作特有で、高周波振幅電圧がDCバイアス電圧に印加されたときの高周波定在波の発生による耐電力性への影響の問題であり、さらに、バスライン電極とパッド電極の構成配置に問題があることがわかった。つまり、従来のバスライン電極とパッド電極のパターン構成配置では、高耐電力性の確保が困難であった。

【0008】本発明は、上記課題を解決するもので、耐電力性に優れた電力半導体装置を提供することを目的とする。

【0009】

【課題を解決するための手段】上記課題を解決するため本発明は、一つの電極を構成する複数のフィンガ電極と、この複数のフィンガ電極を共通に接続するバスライン電極と、このバスライン電極から突出するように少なくとも前記バスライン電極の両端に設けられ、かつ、前記バスライン電極に沿って形成された複数のパッド電極とを有し、隣合う前記パッド電極の中心間の距離を a (mm)、1波長実効電気長を λ_g (mm)とした場合に、

$$a/\lambda_g < 0.007$$

の関係があることを特徴とする。

【0010】また、一つの電極を構成する複数のフィンガ電極と、この複数のフィンガ電極を共通に接続するバスライン電極と、このバスライン電極から突出するように少なくとも前記バスライン電極の両端から距離を置いて設けられ、かつ、前記バスライン電極に沿って形成された複数のパッド電極とを有し、前記バスライン電極の両端から両端に最近接のパッド電極中心までの距離を b (mm)、隣合う前記パッド電極の中心間の距離を a (mm)、1波長実効電気長を λ_g (mm)とした場合に、

$a/\lambda_g < 0.007$ 、 $b/\lambda_g < 0.0035$
の関係があることを特徴とする。

【0011】また、補助パッド電極を介して配線したことを特徴とする。

【0012】本発明によれば、耐電力性の優れたバスライン電極とパッド電極構成を有したバイポーラトランジスタなどのマイクロ波用電力半導体装置を耐電力性において高い歩留まりで得ることができる。

【0013】

【発明の実施の形態】以下本発明の実施の形態を図1乃至図4の図面を用いて説明する。

【0014】実施の形態1は図1(a)で示したように、符号10は例えばSi高キャリア濃度基板であり、Si高キャリア濃度基板10上に、n型キャリア濃度 $5 \times 10^{15} \text{ cm}^{-3}$ のコレクタ領域、p型キャリア濃度 $3 \times 10^{18} \text{ cm}^{-3}$ のベース領域およびn型キャリア濃度 $3 \times 10^{20} \text{ cm}^{-3}$ のエミッタ領域をそれぞれ形成した後、エミッタの微細フィンガー電極11とベースの微細フィンガー電極12を形成する。

【0015】その後、図1(b)で示すように、微細フィンガー電極11および微細フィンガー電極12それぞれを共通に接続するバスライン電極13と、バスライン電極13から突出するように設けられたパッド電極14を形成する。パッド電極14中心間距離をa、パッド電極14中心からバスライン電極13端までの距離をbとする。本発明の実施の形態1は、例えば各パッド電極14中心間距離 $a = 0.2 \text{ mm}$ で、ベースバスライン電極端から最近接のベースパッド電極14中心までの距離 $b = 0.1 \text{ mm}$ 、エミッタバスライン電極13端から最近接のエミッタパッド電極中心までの距離 $b = 0.1 \text{ mm}$ とした。

【0016】次に、 SiO_2 の保護膜(図示せず)を形成した後、エミッタ、ベースの各ワイヤボンディング開口をパッド電極14の位置に形成して電力バイポーラトランジスタの基本構造が完成する。

【0017】上記した構成の複数個のトランジスタに周波数2.9GHzのマイクロ波を印加し耐電力性を評価した結果、破壊するトランジスタはなく、優れた耐電力性を得ることができる。

【0018】実施の形態2は実施の形態1で示したトランジスタと同様な構成であるので同じ構成部分については省略する。実施の形態2では、図2に示すようにベースバスライン電極端にパッドを有しない場合であり、各パッド電極中心間距離 $a = 0.2 \text{ mm}$ で、エミッタバスライン電極端から最近接のエミッタパッド電極中心までの距離 $b = 0.1 \text{ mm}$ とした。この場合も、上記した構成の複数個のトランジスタに周波数2.9[GHz]のマイクロ波を印加して耐電力性を評価した結果、破壊されるトランジスタはなく、優れた耐電力性を得ることができる。

【0019】ところで、種々の電極パターンで試した結果、パッド電極中心間距離($a [\text{mm}]$)とパッド電極中心からバスライン電極端までの距離($b [\text{mm}]$)を小さくすることが耐電力性の向上において非常に効果的であった。このパッド電極中心間距離と耐電力性、およびパッド電極中心からバスライン電極端までの距離と耐電力性について図4に示した。図4(a)の縦軸は耐電力性(%)、横軸は電極中心間距離の1波長実効電気長に対する比率(%) (以下、比率aと示す)を表している。図4(b)は縦軸を耐電力性(%)、横軸を電極中心からバスライン電極端までの距離の1波長実効電気長に対する比率(%) (以下、比率bと示す)を表している。ここでわかるように、比率aを0.7%以下、比率bを0.35%以下とすることで定在波発生に伴うトランジスタの電力破壊が起こらず耐電力性が向上する。

【0020】ここで、一般に1波長実効電気長 $\lambda_g [\text{mm}]$ は、光速を $C [\text{mm/s}]$ 、使用周波数を $f [\text{Hz}]$ 、配線した半導体の比誘電率を E としたとき、 $\lambda_g = C / f \cdot E^{0.5}$

で表される。アクティブエリア内に定在波を立たせないような配線パターンは、図4からもわかるように、

$$a/\lambda_g < 0.007$$

$$b/\lambda_g < 0.0035$$

となるように決定すればよい。

【0021】実際、実施の形態1および実施の形態2は、例えば周波数2.9[GHz]、半導体材料はシリコンであるからシリコンの比誘電率 $E = 11.8$ とすると、

$$a/\lambda_g = 0.006、b/\lambda_g = 0.003$$

となり、上記条件を満たしている。

【0022】このように、上記条件を満足するパッド電極パターン構成によれば、耐電力性に優れたSiバイポーラトランジスタを得ることができる。

【0023】実施の形態3について図3を用いて説明する。実施の形態1および実施の形態2と同様な構成については説明を省略する。実施の形態3は図3(a)に示すように、実施の形態1および実施の形態2と同様にバスライン電極31とパッド電極32が構成され、補助パッド電極33が設けられている。図3(b)に補助パッド電極33を用いて配線ワイヤ34を配線した構成を示した。このように補助パッド電極33を用いた場合、配線ワイヤ34の長さが短くなるため、配線ワイヤのインダクタンス分が抑えられるのでトランジスタの特性に与える影響が少なくてすむ。また、パッド電極32が多い場合にも配線が容易になる。

【0024】以上説明したように、本発明のバスライン電極とパッド電極のパターン構成によれば、耐電力性に優れた電力半導体装置を得ることができる。なお、上記の説明ではSiバイポーラトランジスタを例にして行ったものの、Siバイポーラトランジスタに限定されるも

5

のではなく、半導体内部の材料や構造に関係なく、GaAs FETなどのマイクロ波帯以上の周波数で用いる他の電力半導体装置へ適用できるのはいうまでもない。

【0025】

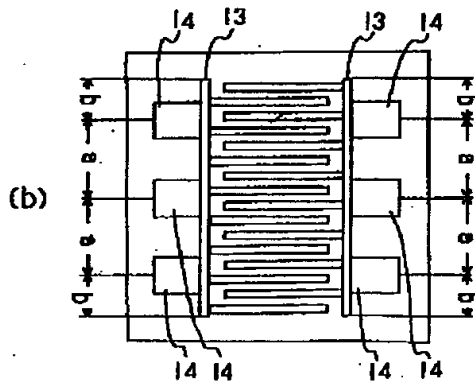
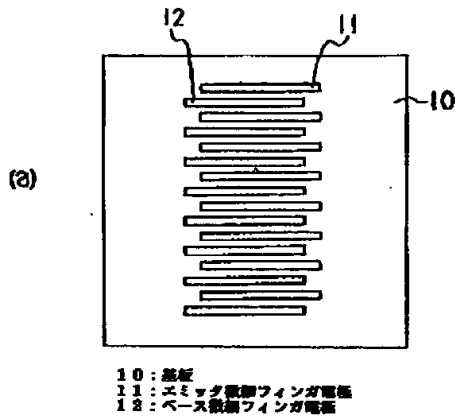
【発明の効果】本発明によれば、耐電力性の優れたバスライン電極とパッド電極のパターン構成を有するSiバイポーラトランジスタなどの電力半導体装置を提供することができる。

【図面の簡単な説明】

【図1】本発明を説明する平面図である。

【図2】本発明を説明する平面図である。

【図1】



6

【図3】本発明を説明する平面図である。

【図4】本発明を説明する線図である。

【図5】従来例を説明する平面図である。

【符号の説明】

10、50…基板

11、51…エミッタ微細フィンガ電極

12、52…ベース微細フィンガ電極

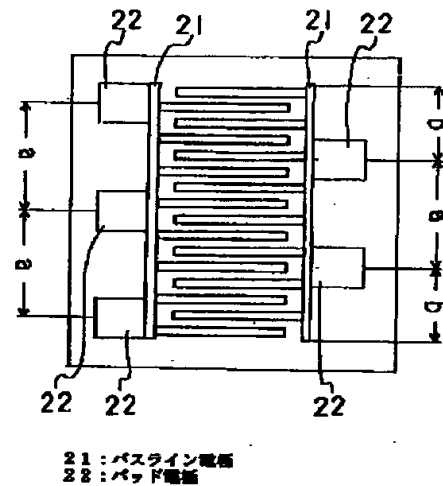
13、21、31、53…バスライン電極

14、22、32、54…パッド電極

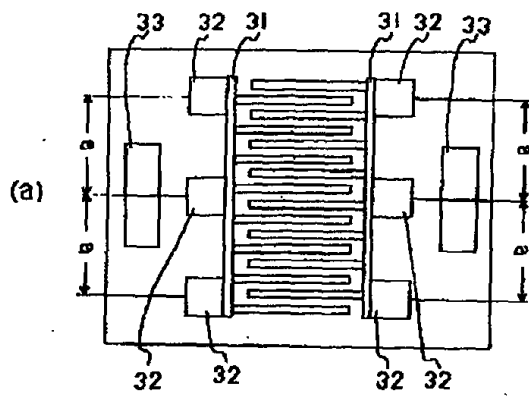
10 33…補助パッド電極

34…配線ワイヤ

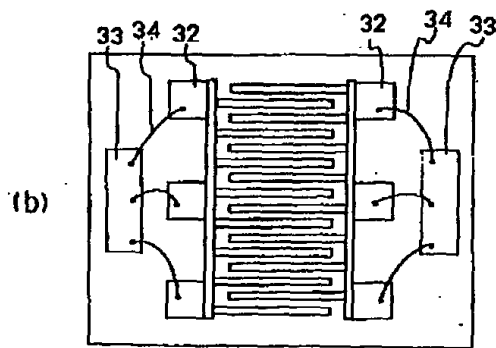
【図2】



【図3】

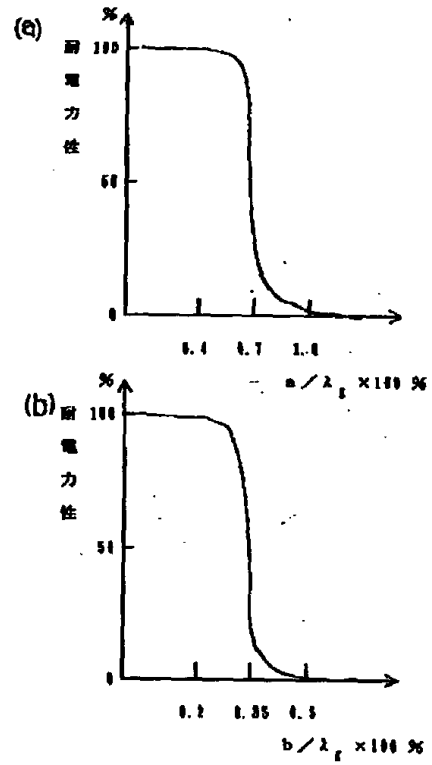


31: バスライン電線
32: パッド電線
33: 接続パッド電線

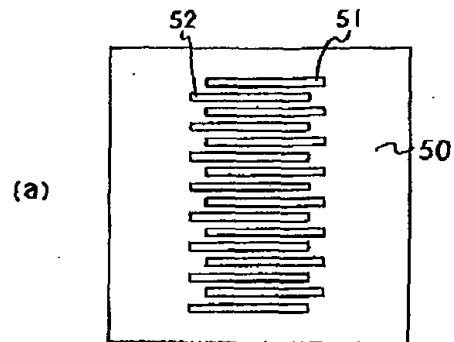


32: パッド電線
33: 接続パッド電線
34: 配線ワイヤ

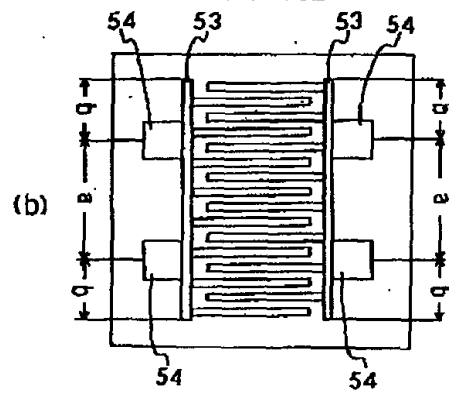
【図4】



【図5】



50 : 基板
 51 : エレクタ後端フィンガ電極
 52 : ベース後端フィンガ電極



53 : パスライン電極
 54 : パッド電極